

PAT-NO: JP402300685A

DOCUMENT-IDENTIFIER: JP 02300685 A

TITLE: DELAY CIRCUIT AND ULTRASONIC
DIAGNOSTIC DEVICE FOR WHICH
THIS DELAY CIRCUIT IS USED

PUBN-DATE: December 12, 1990

INVENTOR-INFORMATION:

NAME

KONDO, TOSHIRO

KAMIYAMA, AKIHIRO

ASSIGNEE-INFORMATION:

NAME

COUNTRY

HITACHI MEDICAL CORP

N/A

APPL-NO: JP01120549

APPL-DATE: May 16, 1989

INT-CL (IPC): G01S015/89, A61B008/00 , G01N029/22
, G01S007/52 , H03H007/30

US-CL-CURRENT: 367/13

ABSTRACT:

PURPOSE: To prevent the deterioration of the transmission characteristics of signals by changing the reverse voltages of variable capacity diodes to control delay time and to vary matching resistance and compensating the fluctuations in the characteristics in each of sections of a delay line by a compensation circuit.

CONSTITUTION: The delay line 12 is constituted of inductors L and the variable capacity diodes VC and the electrostatic capacity of the diodes VC is controlled by changing the control voltage V, and varying the magnitude of the reverse voltages, by which the delay time is changed. A variable resistance circuit 13 is then provided as the matching resistance of the delay line 12 in accordance with the change in the characteristic impedance arising from the change in the delay time and the gain of variable gain amplifier 14 is changed by the control voltage V^2 , by which the input resistance of the circuit 13 is continuously changed. The compensation circuit 17 is provided and the voltage dividing ratios of voltage dividers K_1 , K_2 , ..., K_n are adjusted in each of the sections to trim and compensate the fluctuations in the capacity of the respective diodes VC, by which the characteristic impedances of the respective sections are made uniform. The continuous control of the delay time

is thus executed without
deteriorating the transmission characteristics of
the signals.

COPYRIGHT: (C) 1990, JPO&Japio

DERWENT-ACC-NO: 1991-039443

DERWENT-WEEK: 199106

COPYRIGHT 2006 DERWENT INFORMATION LTD

TITLE: Delay circuit and ultrasonic
wave diagnostic device -
continuously changes delay
time of phasing circuit by
input of control signal to
control terminal NoAbstract
Dwg 1/10

PATENT-ASSIGNEE: HITACHI MEDICAL CORP[HITR]

PRIORITY-DATA: 1989JP-0120549 (May 16, 1989)

PATENT-FAMILY:

PUB-NO	PAGES	PUB-DATE
LANGUAGE		MAIN-IPC
<u>JP 02300685 A</u>		December 12, 1990
N/A	000	N/A

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-
NO	APPL-DATE	
JP 02300685A	N/A	
1989JP-0120549	May 16, 1989	

INT-CL (IPC): A61B008/00, G01N029/22 ,
G01S007/52 , G01S015/89 ,
H03H007/30

ABSTRACTED-PUB-NO:

EQUIVALENT-ABSTRACTS:

DERWENT-CLASS: P31 S03 S05 U25 V06 W06

EPI-CODES: S03-E08; S05-D03; U25-A; U25-F; V06-H;
W06-A05;

⑫ 公開特許公報(A)

平2-300685

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)12月12日

G 01 S 15/89

8837-5 J

A 61 B 8/00

7437-4 C

G 01 N 29/22

6928-2 G

G 01 S 7/52

F 8837-5 J

H 03 H 7/30

B 8221-5 J

審査請求 未請求 請求項の数 2 (全12頁)

⑮ 発明の名称 遅延回路及びこの遅延回路を用いた超音波診断装置

⑯ 特 願 平1-120549

⑰ 出 願 平1(1989)5月16日

⑱ 発 明 者 近 藤 敏 郎 千葉県柏市新十番二番1号 株式会社日立メデイコ技術研究所内

⑲ 発 明 者 上 山 明 裕 千葉県柏市新十番二番1号 株式会社日立メデイコ技術研究所内

⑳ 出 願 人 株式会社日立メデイコ 東京都千代田区内神田1丁目1番14号

㉑ 代 理 人 弁理士 西山 春之

明 細 書

1. 発明の名称

遅延回路及びこの遅延回路を用いた超音波診断装置

2. 特許請求の範囲

(1) インダクタと、逆電圧の大きさにより静電容量が変化する可変容量ダイオードとを用い、この可変容量ダイオードの逆電圧の変化により遅延時間が変化する遅延線を作成すると共に、電気信号の制御により回路の抵抗値が可変とされ上記遅延線の整合抵抗を変える可変抵抗回路を設け、且つ上記遅延線の可変容量ダイオードの逆電圧と静電容量との関係の各区分毎のばらつきをトリミングして補償する補正回路を設けて成ることを特徴とする遅延回路。

(2) 複数の振動子素子が配列され超音波を送受波する探触子と、この探触子の各振動子素子からの受波信号に所定の遅延時間を与える遅延回路を有しこれらの遅延回路で位相が揃えられた受波信号を加算して出力する整相回路と、この

整相回路で整相された信号を検波する検波器と、この検波器からの出力信号を画像として表示する表示装置とを備えて成る超音波診断装置において、上記整相回路内の遅延回路として、インダクタと、逆電圧の大きさにより静電容量が変化する可変容量ダイオードとを用い、この可変容量ダイオードの逆電圧の変化により遅延時間が変化する遅延線を作成すると共に、電気信号の制御により回路の抵抗値が可変とされ上記遅延線の整合抵抗を変える可変抵抗回路を設け、且つ上記遅延線の可変容量ダイオードの逆電圧と静電容量との関係の各区分毎のばらつきをトリミングして補償する補正回路を設けて成る遅延回路を用いたことを特徴とする超音波診断装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、電気信号により遅延時間が制御できると共に遅延線の各区分毎の特性ばらつきをトリミングして補償することができる遅延回路及びこ

の遅延回路を整相回路内の遅延回路として用いダイナミックフォーカスを可能とする超音波診断装置に関する。

〔従来の技術〕

超音波診断装置は、探触子により被検体に超音波を送受波し、体内からの反射波信号に基づいて被検体内部の情報を得ようになっている。ここで、被検体内部の深さの異なる各部のいずれの場所においても高い分解能の画像が得られるようにするため、体内からの反射波の受信に際し、受波の焦点を時間の経過と共に動的に変化させるダイナミックフォーカスが行われる。このとき、上記受波の焦点合わせは、幅の狭い短冊状に形成された振動子素子を複数個配列した探触子、あるいは同心円状に配置した複数のリング状振動子素子から成る探触子の上記それぞれの振動子素子からの受波信号を、遅延線を用いて適宜遅延して加算することによって行われる。この回路は一般に整相回路と呼ばれている。そして、受波の焦点位置は上記の各々の遅延線の遅延時間により定まるので、

ダイナミックフォーカスは、複数の受波信号に与えるべき遅延時間を体内からの反射波の発生深度に応じて動的に変更することによって実現される。

上記の遅延時間の変更は、遅延線に適切な間隔でタップを設け、これらのタップを電子スイッチを用いて選択切り換えて行う。この場合、上記電子スイッチの切り換え時にノイズが発生して、遅延線を介して受波信号に混入することがあり、診断情報に誤った信号が出現することがあった。そこで、このような現象を改善するために、上記電子スイッチとしてノイズの発生の少ないスイッチを用いればよいが、このような電子スイッチは高価であるので遅延線のそれぞれのタップ毎に多数設けると価格が上昇して経済的でないという欠点があった。

以上のような問題点に対処して、タップ切換スイッチを備えた遅延線をそれぞれ有し焦点区間を互いに異ならせた二系統の整相回路を交互に使用すると共に、一方の整相回路が使用されている間に他方の整相回路のタップを切り換えるようにし

- 3 -

た装置が特開昭56-112234号公報で提案されている。この公報に記載された従来の超音波診断装置は、第10図に示すように、複数の振動子素子 $1_1, 1_2, \dots, 1_n$ が配列され超音波を送受波するアレー型の探触子2と、この探触子2の各振動子素子 $1_1 \sim 1_n$ からの受波信号に所定の遅延時間を与えて位相を揃え加算して出力する二系統の整相回路3, 3'と、これらの整相回路3, 3'内の各遅延線の終端抵抗の信号を増幅する増幅器4, 4'と、上記二系統の整相回路3, 3'からの出力信号を交互に切り換えるための電子スイッチ5と、上記各整相回路3, 3'で整相された信号を検波、圧縮する検波器6と、この検波器6からの出力信号を画像として表示する表示装置7とを備えて成っていた。ここで、上記二系統の整相回路3, 3'は、それぞれ上記探触子2の各振動子素子 $1_1 \sim 1_n$ からの受波信号を入力して増幅する定電流源出力型の増幅器 $8_1, 8_2, \dots, 8_n; 8_1', 8_2', \dots, 8_n'$ と、遅延線9, 9'と、これらの遅延線9, 9'に適宜の間隔で

- 4 -

設けられたタップを選択切り換えする電子スイッチから成るタップ切換スイッチ $10_1, 10_2, \dots, 10_n; 10_1', 10_2', \dots, 10_n'$ とから成る。なお、第10図において、符号11は電子スイッチ5及びタップ切換スイッチ $10_1 \sim 10_n, 10_1' \sim 10_n'$ を切り換え制御するための制御器である。

このように構成された超音波診断装置においては、上記それぞれのタップ切換スイッチ $10_1 \sim 10_n$ 及び $10_1' \sim 10_n'$ の切り換えは、それらが属する整相回路3または3'の出力端(4, 4')が電子スイッチ5の切り換えにより次段(6)から切り離されている間に行われるので、上記タップ切換スイッチ $10_1 \sim 10_n$ または $10_1' \sim 10_n'$ の動作により発生するノイズが次段以降の信号に混入することはない。従って、多数必要とされる上記タップ切換スイッチ $10_1 \sim 10_n$ 及び $10_1' \sim 10_n'$ は、ノイズが発生してもよい安価なスイッチで間に合わせることができる。このとき、各整相回路3, 3'からの

出力信号を交互に切り換える電子スイッチ5は、常に信号が流れている部分を切り換えるので、ノイズの発生の少ない高価なスイッチを用いなければならないが、その個数がわずかであることから特に価格が上昇するものではなく、全体としてはコスト上昇を抑えることができる。これにより、ダイナミックフォーカス時の各タップ切換スイッチ $10_1 \sim 10_n$ または $10_1' \sim 10_n'$ の切り換えにより発生するノイズの影響を受けないようにしていた。

〔発明が解決しようとする課題〕

しかし、このような従来の超音波診断装置においては、第10図に示すように、二系統の整相回路3、3'を用意することから、高価な遅延線9、9'を二系統分必要とし、回路規模が大きくなると共に、コストも上昇するものであった。さらに、上記二系統の整相回路3、3'からの信号に感度差があると、出力側の電子スイッチ5の切り換えにより、表示装置7に表示される画像に明暗の段差が発生することとなるので、使用部品について

は特性バラツキの少ないものを用いる必要があり、そのために多くの調整時間を要し、これもコスト上昇の原因となるものであった。なお、上記二系統の整相回路3、3'の感度差が少なくなっても、各系統の焦点の位置が異なることから受信感度も異なることとなり、やはり出力側の電子スイッチ5の切り換えにより、表示装置7に表示される画像に明暗の段差が発生することとなるものであった。

そこで、本発明は、このような問題点を解決することができる超音波診断装置及びこの超音波診断装置に用いるため改良した遅延回路を提供することを目的とする。

〔課題を解決するための手段〕

上記目的を達成するために、本発明による遅延回路は、インダクタと、逆電圧の大きさにより静電容量が変化する可変容量ダイオードとを用い、この可変容量ダイオードの逆電圧の変化により遅延時間が変化する遅延線を構成すると共に、電気信号の制御により回路の抵抗値が可変とされ上記

- 7 -

遅延線の整合抵抗を変える可変抵抗回路を設け、且つ上記遅延線の可変容量ダイオードの逆電圧と静電容量との関係の各区分毎のばらつきをトリミングして補償する補正回路を設けて成るものである。

また、上記遅延回路の関連発明としての超音波診断装置は、複数の振動子素子が配列され超音波を送受波する探触子と、この探触子の各振動子素子からの受波信号に所定の遅延時間を与える遅延回路を有しこれらの遅延回路で位相が揃えられた受波信号を加算して出力する整相回路と、この整相回路で整相された信号を検波する検波器と、この検波器からの出力信号を画像として表示する表示装置とを備えて成る超音波診断装置において、上記整相回路内の遅延回路として、インダクタと、逆電圧の大きさにより静電容量が変化する可変容量ダイオードとを用い、この可変容量ダイオードの逆電圧の変化により遅延時間が変化する遅延線を構成すると共に、電気信号の制御により回路の抵抗値が可変とされ上記遅延線の整合抵抗を変え

- 8 -

る可変抵抗回路を設け、且つ上記遅延線の可変容量ダイオードの逆電圧と静電容量との関係の各区分毎のばらつきをトリミングして補償する補正回路を設けて成る遅延回路を用いたものである。

〔作用〕

上記のように構成された遅延回路は、インダクタと可変容量ダイオードとで構成した遅延線の上記可変容量ダイオードの逆電圧を変化させることにより遅延時間を制御すると共に、上記遅延線に設けられた可変抵抗回路により該遅延線の整合抵抗を変化させ、且つ上記遅延線に設けられた補正回路により該遅延線の可変容量ダイオードの逆電圧と静電容量との関係の各区分毎のばらつきをトリミングして補償することができる。

また、上記のように構成された超音波診断装置は、その整相回路内の遅延回路として、上記の電気信号により遅延時間が制御できると共に遅延線の各区分毎の特性ばらつきをトリミングして補償することができる遅延回路を用いることにより、小形かつ高性能の一系統の整相回路だけでダイナ

ミックフォーカスを実現できると共に、装置全体を小形かつ安価とすることができる。

〔実施例〕

以下、本発明の実施例を添付図面に基づいて詳細に説明する。

第1図は本発明による遅延回路の実施例を示す回路図である。この遅延回路は、従来から広く用いられているインダクタと可変容量ダイオードとから成るいわゆる可変遅延線において、電気信号により遅延時間が連続的に変化するもので、その構成を考えるに至った思考過程を第2図～第6図を参照して説明する。

まず、第2図に集中定数形LC遅延線と呼ばれているものの回路図を示す。この集中定数形LC遅延線12は、インダクタLとキャパシタCとから成る逆L形の回路が多数従属接続されており、1区間（セクション）当たりの遅延時間 τ は、 $\tau = \sqrt{LC}$ で与えられる。従って、n区間の遅延線の遅延時間 τ は、 $\tau = n\sqrt{LC}$ となる。このことから、キャパシタCの値を変え、遅延線の遅

延時間 τ を変化させることができることがわかる。一方、上記集中定数形LC遅延線の特性インピーダンスZ₀は、 $Z_0 = \sqrt{L/C}$ となり、信号の伝達特性を劣化させないためには、信号源抵抗R'及び終端抵抗Rを遅延線と整合をとるために、 $R = Z_0$ 、 $R' = Z_0$ なる値にしなければならない。この場合、遅延時間 τ の変化と共に特性インピーダンスZ₀も変化するため、上記信号源抵抗R'も終端抵抗Rも同時に変化させる必要がある。

第3図は第2図に示す集中定数形LC遅延線12のキャパシタCを可変容量ダイオードVCに代えたものである。この可変容量ダイオードVCの静電容量は、抵抗rを介して印加される制御電圧V₁により逆電圧の大きさを変えることによって制御されるようになっている。なお、上記抵抗rは、可変容量ダイオードVCの静電容量の制御信号回路を介して各区間に信号が流れ、区間相互間で干渉するのを防止するために設けたものである。また、上記可変容量ダイオードVCの一端には、その一端が交流的には十分小さいインピーダンス

- 11 -

により接地したのと同等になるような大きな容量のキャパシタC'が設けてある。そして、この第3図に示す回路においても、可変容量ダイオードVCの制御電圧V₁を変え、ことによりその静電容量を変化して遅延時間を変え、上記遅延線12の特性インピーダンスが変化することとなる。そこで、この回路においても、信号源抵抗及び終端抵抗を上記遅延時間の制御に対応して変える必要がある。そのため、その信号源抵抗と終端抵抗の部分には、電気信号により抵抗値が可変とされ上記遅延線の整合抵抗を変える可変抵抗回路13がそれぞれ設けてある。この可変抵抗回路13は、第4図に示すように、可変利得増幅器14の利得Gをその制御電圧V₁により変えて、その入力抵抗を連続的に変化させることができるものである。

以下に、この可変抵抗回路13の動作を第4図を参照して説明する。第4図の回路は、電圧利得Gが電気信号（制御電圧V₁）で制御できる可変利得増幅器14に一定抵抗Rfで帰還を施してその回路の抵抗値を可変としたものである。上記の

- 12 -

ような可変利得増幅器14は、よく用いられているギルバートセルなどにより実現でき、制御電圧V₁と電圧利得Gは一定の関係にあり、周囲温度の変化による利得Gの変動が小さく実用的である。ここで、上記可変利得増幅器14の入力端15から見たインピーダンスを求める。このとき、該可変利得増幅器14の入力インピーダンスは無限大で、出力インピーダンスは零とし、入力端15における入力電圧をE_{in}、電流をi、出力端16における出力電圧をE_{out}とすると、次式が成り立つ。

$$E_{in} - R_i - E_{out} = 0 \quad \dots (1)$$

$$E_{out} = -G \cdot E_{in} \quad \dots (2)$$

この第(1)式と第(2)式からE_{out}を消去すると、

$$E_{in} = \frac{R}{1+G} i \quad \dots (3)$$

となる。そして、この入力電圧E_{in}の式を電流iで偏微分すると、入力端15から見たインピーダンスZ_{in}は次式のようにになる。

$$Z_{in} = \frac{\partial E_{in}}{\partial i} = \frac{R}{1+G} \quad \dots (4)$$

この第(4)式において利得Gを変え、入力端15から見たインピーダンス Z_{in} は変化することとなる。すなわち、第4図に示す回路の入力端15と対地間の抵抗は、制御電圧 V_R により制御可能となる。例えば、利得Gを0から4まで変化させると、入力端15におけるインピーダンス Z_{in} は、Rから0.2Rまで変化することとなる。

なお、第3図において、遅延線12は、トランジスタ Q_1 からなる信号源インピーダンスが非常に大きい電圧-電流変換器によって駆動されるようになっている。

ここで、可変容量ダイオードVCは、第5図に示した特性例を表すグラフからわかるように、ダイオードの逆電圧 V_R によってその容量Cが変化するものである。そして、この逆電圧 V_R と容量Cとの関係は、個々の可変容量ダイオードVC毎にばらついているので、第3図において、第2図に示した集中定数形LC遅延線12のキャパシタ

- 15 -

E_1' 、 E_2' とする必要がある。すなわち、直線 A_1 で表される可変容量ダイオードVCにおいて、標準特性の可変容量ダイオードVCと同じ容量 C_1 、 C_2 とするには、 E_1 なる逆電圧 V_R を E_1' とし、 E_2 なる逆電圧 V_R を E_2' としなければならない。直線 A_2 で表される可変容量ダイオードVCにおいても、上記と同様に標準特性の可変容量ダイオードVCからの偏りをトリミングしなければならない。このようにすると、各可変容量ダイオードVCの容量Cのばらつきが補償され、各区分毎の特性インピーダンスが揃って信号の伝送特性が劣化するのを防止することができる。

そこで、本発明においては、第3図に示したインダクタLと可変容量ダイオードVCとで構成した遅延線12と、電気信号の制御により回路の抵抗値が可変とされ上記遅延線12の整合抵抗を変える可変抵抗回路13とを備えた回路に、さらに上記遅延線12の可変容量ダイオードVCの逆電圧と静電容量との関係の各区分毎のばらつきをトリミングして補償する補正回路17を設けること

Cを可変容量ダイオードVCに代え、それらの総てについて同じ逆電圧 V_R を印加するようにしただけでは、上記のように容量Cのばらつきのために各区分毎の特性インピーダンスが不揃いとなり、信号の伝送特性が劣化することとなる。これにつき、第5図に示した可変容量ダイオードの特性のばらつきを、第6図において直線 A_0 、 A_1 、 A_2 で近似して以下考察を進める。

まず、第6図において、直線 A_0 が可変容量ダイオードVCの標準特性を示すとする。この標準特性よりある量だけ偏って直線 A_1 、 A_2 で表される可変容量ダイオードVCを考える。このとき、これらの特性は逆電圧 V_R を零とした場合の容量CがいずれもC₀という同じ値になるよう選別されたものと仮定する。この場合、直線 A_0 で表される特性と、直線 A_1 で表される特性とを対比すると、直線 A_0 の特性において逆電圧 V_R を E_1 、 E_2 とするとそのときの容量Cはそれぞれ C_1 、 C_2 となり、直線 A_1 の特性において C_1 、 C_2 なる容量Cとするにはそのときの逆電圧 V_R をそれぞれ

- 16 -

により、第1図に示す本発明による遅延回路が実現される。上記補正回路17は、遅延線12の可変容量ダイオードVCの静電容量を制御する回路において、各区分毎に分圧器 K_1 、 K_2 、…、 K_n を設け、これらの分圧器 $K_1 \sim K_n$ の分圧比をそれぞれの区分毎に調整することにより上記各可変容量ダイオードVCの特性ばらつきをトリミングするようになっている。そして、この補正回路17によるトリミングによって、遅延線12の各可変容量ダイオードVCの容量Cのばらつきが補償され、各区分毎の特性インピーダンスが揃えられて信号の伝送特性が劣化しないで電気信号により遅延時間を連続的に制御可能な遅延回路が実現できる。

第7図は第1図に示す遅延回路の変形例を示す回路図である。この変形例は、遅延線12の各可変容量ダイオードVCの両端にトリミング用のキャパシタ C_0' を設けたものである。これは、上記可変容量ダイオードVCの逆電圧 V_R と容量Cの関係において、第6図に示した直線 A_0 で表さ

れる標準特性に対し、逆電圧 V_R を零とした場合の容量 C が C_0 より一定の値だけ偏った成分 C_0' を有する直線 B で表される特性の可変容量ダイオード VC についてトリミングを行い、その特性ばらつきを補償するためである。

第8図は本発明の遅延回路の他の実施例を示す回路図である。この実施例は、遅延線12の各可変容量ダイオード VC に制御電圧 V_1 を印加する側に演算増幅器18を設けて補正回路17'を構成し、上記演算増幅器18を介して上記可変容量ダイオード VC に逆電圧 V_R を印加するようにしたものである。この場合は、可変容量ダイオード VC に印加される逆電圧 V_R を、遅延時間の制御電圧 V_1 を各可変容量ダイオード VC 毎に分圧して与えると共に、その制御電圧 V_1 に可変容量ダイオード VC 毎にトリミング可能なオフセット電圧を与えることができる。この例では、可変容量ダイオード VC の各々の逆電圧 V_R は、上記演算増幅器18に接続された抵抗 r_i と r_f の比 r_f / r_i の大きさにより決まる比率に対応した制御電

圧 V_1 により与えられる。また、上記のオフセット電圧は、各区分毎の分圧器 K_1' , K_2' , ..., K_n' の分圧比を調整することにより与えられる。そして、各区分の可変容量ダイオード VC の逆電圧 V_R は、制御電圧 V_1 の大きさによらない一定の大きさの電圧が加算されることになる。

第9図は第1図に示す遅延回路の関連発明としての超音波診断装置の実施例を示すブロック図である。この超音波診断装置は、電子セクタ走査形とされており、例えば短冊状に形成された複数の振動子素子 $1_1, 1_2, \dots, 1_n$ が一列状に配列され超音波を送受波する探触子2と、この探触子2の各振動子素子 $1_1 \sim 1_n$ からの受波信号を入力し時間と共に利得を増加させ検診深度に応じて信号強度を補正する複数の可変利得増幅器 $19_1, 19_2, \dots, 19_n$ と、これら各可変利得増幅器 $19_1 \sim 19_n$ からの出力信号に所定の遅延時間を与えて位相を揃え加算して出力する整相回路20と、この整相回路20で整相された信号を検波する検波器6と、この検波器6からの出力信号を

- 19 -

画像として表示する表示装置7とを備えて成る。そして、上記整相回路20は、探触子2の各振動子素子 $1_1 \sim 1_n$ で受波するエコー信号のチャンネル数の分だけ並列に設けられ各可変利得増幅器 $19_1 \sim 19_n$ からの出力信号に所定の遅延時間を与える複数の遅延回路 $21_1, 21_2, \dots, 21_n$ と、これらの遅延回路 $21_1 \sim 21_n$ の出力側にそれぞれ接続され各遅延回路 $21_1 \sim 21_n$ からの出力信号の電圧を定電流信号源に変換する電圧/電流変換回路 $22_1, 22_2, \dots, 22_n$ と、 n チャンネルの入力信号線及び m チャンネルの出力信号線が図示のように交差しその交点にそれぞれアナログスイッチ $23, 23, \dots$ が配設されたクロスポイントスイッチ24と、このクロスポイントスイッチ24の出力信号線に適宜の間隔で m チャンネル分設けたタップがそれぞれ接続されたタップ付LC遅延線25とから成る。なお、上記タップ付LC遅延線25の両端部に接続された抵抗 R は、該タップ付LC遅延線25の特性インピーダンスとインピーダンスマッチングをとった終

- 20 -

端抵抗である。また、前記可変利得増幅器 $19_1 \sim 19_n$ の動作は、制御部26からの制御信号 S_1 で制御されるようになっている。

ここで、本実施例においては、上記整相回路20内の遅延回路 $21_1 \sim 21_n$ としては、第1図または第7図、第8図に示す回路構成とされその制御端子に入力する制御電圧 V_1, V_2 により遅延時間が連続的に変えられる遅延回路が用いられている。この遅延回路 $21_1 \sim 21_n$ は、制御部26からの制御信号 S_1, S_2 により、時間と共に超音波ビームの収束点を深い所へ移動するようにその収束位置が制御されるようになっている。そして、上記タップ付LC遅延線25の終端抵抗 R に現われる信号電圧は、上記各遅延回路 $21_1 \sim 21_n$ により適宜遅延を与えられた後、さらにクロスポイントスイッチ24により選択されたタップ位置に対応した遅延時間に相当する遅延が与えられ、それぞれの信号が加算される。従って、上記の遅延回路 $21_1 \sim 21_n$ は、タップ付LC遅延線25のタップ間隔で決まる遅延時間の分解能を

さらに細分してその遅延時間の分解能を上げるという役割も持っている。このとき、上記タップ付 LC 遅延線 25 の遅延時間は、主に超音波ビームの偏向方向を設定するための役割を行うこととなる。なお、上記遅延回路 21₁ ~ 21_n とタップ付 LC 遅延線 25 との併用により、タップ付 LC 遅延線 25 のタップ間隔はある程度粗にしても問題なく、クロスポイントスイッチ 24 のアナログスイッチ 23 の数を少なくすることができる。また、上記クロスポイントスイッチ 24 の動作は、制御部 26 からの制御信号 S₁ で制御されるようになっている。さらに、上記の各遅延回路 21₁ ~ 21_n は、必要に応じて複数段を従属接続したものをを用いてもよい。

このような構成により、本実施例の電子セクタ走査形の超音波診断装置においては、整相回路 20 内の各遅延回路 21₁ ~ 21_n がその制御端子への制御信号 S₁, S₂ の入力だけで遅延時間が連続的に変えられるので、一系統の整相回路 20 だけで超音波ビームの収束点を連続的に移動するダ

イナミックフォーカスを実現できる。

〔発明の効果〕

本発明による遅延回路（第 1 図または第 7 図、第 8 図参照）は以上のように構成されたので、インダクタ L と可変容量ダイオード VC とで構成した遅延線 12 の上記可変容量ダイオード VC の逆電圧を変化させることにより遅延時間を制御すると共に、上記遅延線 12 に設けられた可変抵抗回路 13 により該遅延線 12 の整合抵抗を変化させ、且つ上記遅延線 12 に設けられた補正回路 17 により該遅延線 12 の可変容量ダイオード VC の逆電圧と静電容量との関係の各区分毎のばらつきをトリミングして補償することができる。このことから、信号の伝送特性の劣化を防止することができる。従って、従来のような遅延線に適宜の間隔で設けられたタップを電子スイッチを用いて選択切り換えをすることなく、その切り換え時にノイズが発生するようなことを完全に防止することができる。このことから、他の回路部品等にノイズが混入するのを防止して、装置としての信頼性を

- 23 -

向上することができる。

また、本発明による超音波診断装置（第 9 図参照）は以上のように構成されたので、整相回路 20 内の遅延回路 21₁ ~ 21_n として第 1 図に示す回路構成の遅延回路を用いることにより、電気信号により遅延時間が制御できると共に遅延線 12 の各区分毎の特性ばらつきをトリミングして補償することができる。従って、従来の整相回路内の遅延線のようにノイズが発生することがないので、二系統の整相回路を設けて交互に使用する必要はなく、一系統の整相回路 20 だけでダイナミックフォーカスを実現することができる。このことから、回路規模を小さくすることができ、装置を小形化できると共にコスト低下を図ることができる。また、従来のような二系統の整相回路からの信号を切り換えて表示するのではなく、一系統の整相回路 20 からの信号をそのまま表示装置 7 に表示するだけであるので、画像に明暗の段差が発生することなく、均一な画質の画像が得られ、診断をやり易くすることができる。

- 24 -

4. 図面の簡単な説明

第 1 図は本発明による遅延回路の実施例を示す回路図、第 2 図 ~ 第 6 図は上記の遅延回路の構成を考えるに至った思考過程を説明するための回路図及びグラフ、第 7 図は第 1 図に示す遅延回路の変形例を示す回路図、第 8 図は本発明の遅延回路の他の実施例を示す回路図、第 9 図は第 1 図に示す遅延回路の関連発明としての超音波診断装置の実施例を示すブロック図、第 10 図は従来の超音波診断装置を示すブロック図である。

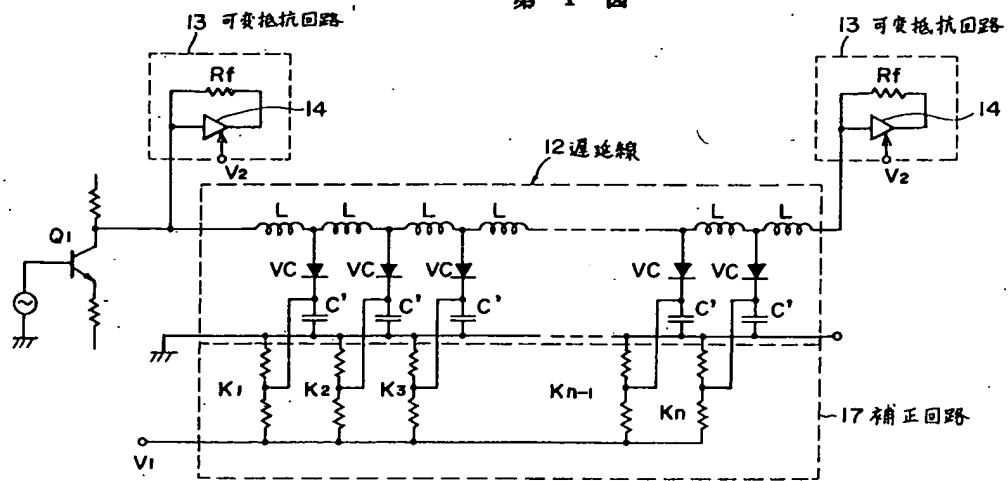
1 … 振動子素子、 2 … 探触子、 6 … 検波器、
7 … 表示装置、 12 … 遅延線、 13 … 可変抵抗回路、 17, 17' … 補正回路、 18 … 演算増幅器、 19₁ ~ 19_n … 可変利得増幅器、
20 … 整相回路、 21₁ ~ 21_n … 遅延回路、
26 … 制御部、 L … インダクタ、 VC … 可変容量ダイオード。

出願人 株式会社日立メディコ

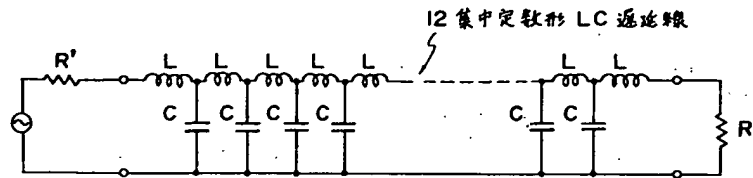
代理人 弁理士 西山 春



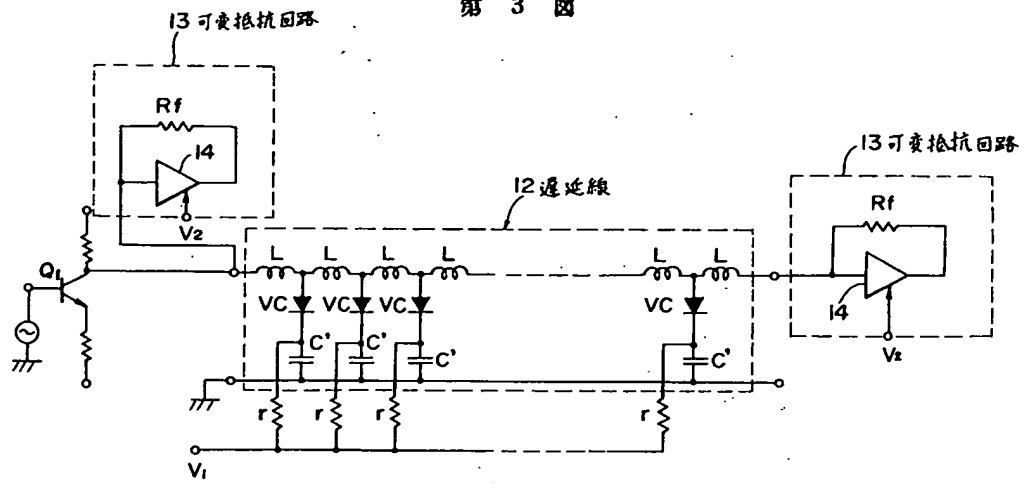
第 1 圖



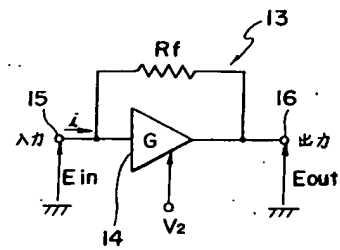
第 2 圖



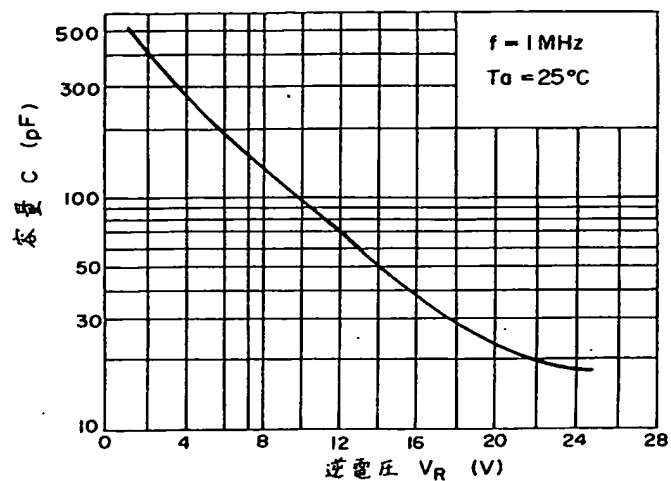
第 3 圖



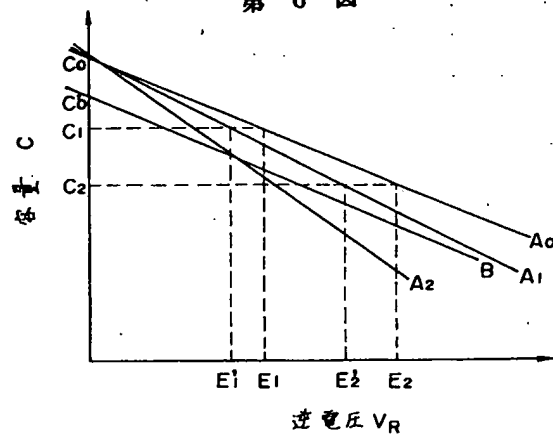
第 4 圖



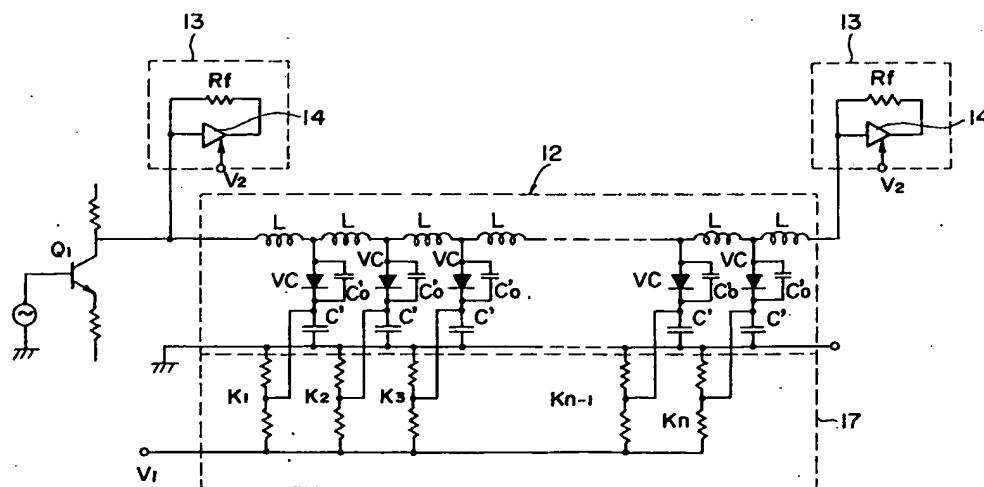
第 5 圖



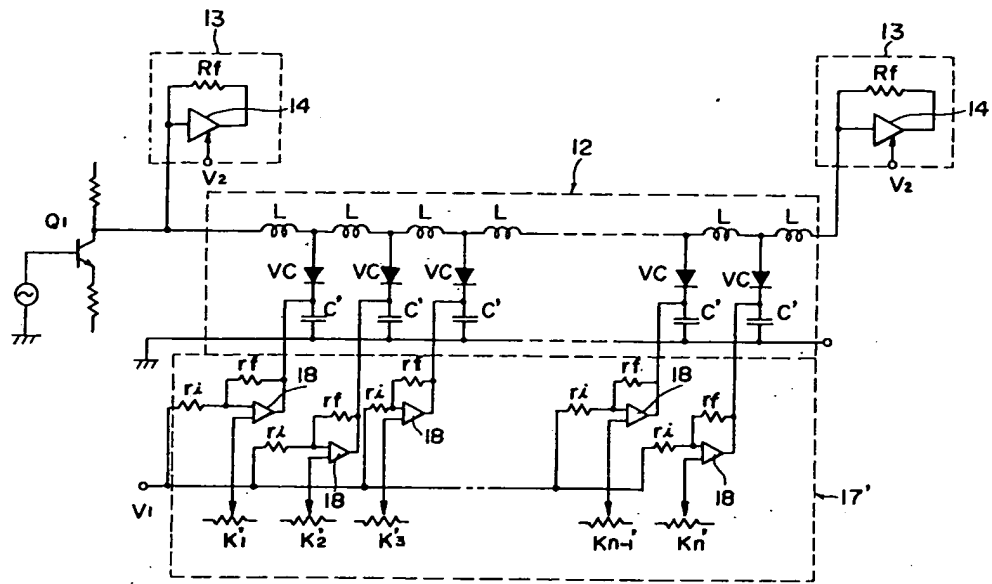
第 6 圖



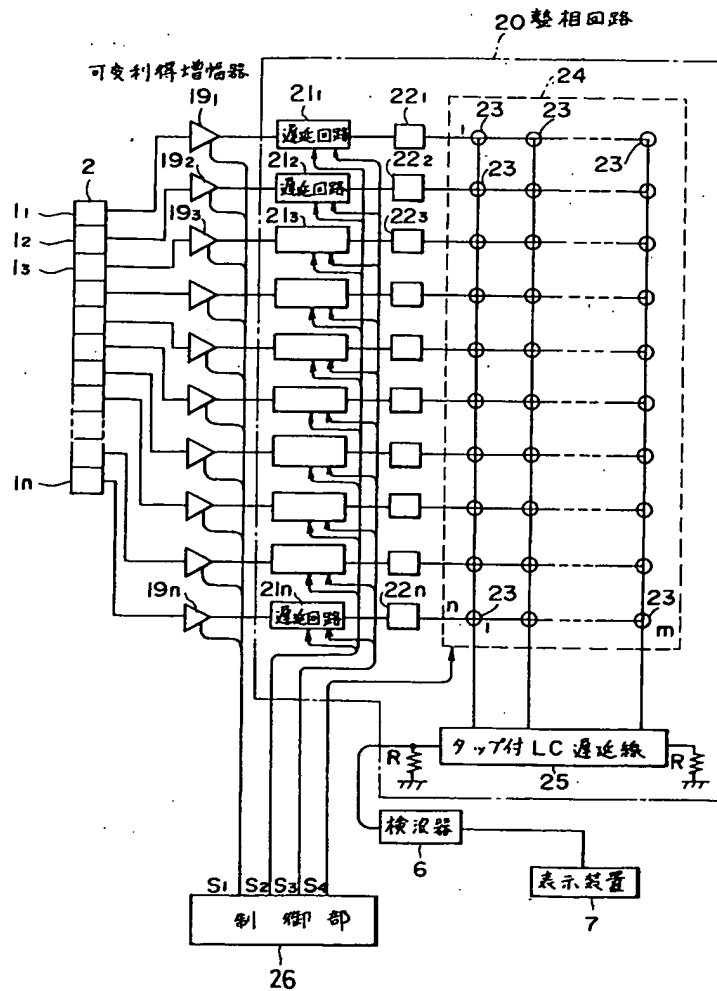
第 7 圖



第 8 圖



第 9 圖



第 10 圖

